

I, the undersigned, who have prepared English translation which is attached herewith, hereby declare that the aforementioned translation is true and correct translation of the Abstract of the Korean Patent Publication No. 1997-23849 published on May 30, 1997.

October 26, 2007

Translator : Suk-Chol Yang  
Suk Chol Yang

KOREAN PATENT PUBLICATION NO. 1997-0023849

**METHOD OF SELECTIVELY FORMING TUNGSTEN NITRIDE THIN FILM AND METAL WIRING METHOD USING THE SAME**

5           A contact hole is formed at a semiconductor substrate where an insulating layer is formed. A tungsten nitride thin film is selectively formed only in the contact hole by means of a chemical vapor deposition (CVD) process. Thus, the selective tungsten nitride thin film is stable against a high temperature without an erosion phenomenon. In addition, a  
0 metal wiring with reduced contact resistance may be formed thereby.

공개특허1997-0023849

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>6</sup>  
H01L 21/3205

(11) 공개번호 특1997-0023849  
(43) 공개일자 1997년05월30일

(21) 출원번호 특1995-0034565  
(22) 출원일자 1995년10월09일

(71) 출원인 삼성전자 주식회사 김광호  
경기도 수원시 팔달구 매탄동 416번지 (우 : 441-742)  
(72) 발명자 박병철  
서울특별시 마포구 도화동 19/2 현대아파트 108층 703호  
하정민  
서울특별시 강남구 대치동 은마아파트 15층 205호  
고대홍  
경기도 성남시 분당구 정자동 한솔마을 청구아파트 111층 604호  
이상민  
경기도 수원시 팔달구 매탄2동 197 동남빌타 9층 101호  
(74) 대리인 이형필  
원석훈  
노민식

심사청구 : 있음

(54) 선택적 텅스텐 질화 박막 형성방법 및 이를 이용한 금속배선 방법

요약

신규한 선택적 텅스텐 질화 박막의 형성방법 및 이를 이용한 금속배선의 형성방법이 개시되어 있다. 절연막이 형성되어 있는 반도체 기판에 콘택홀을 형성한다. 화학기상증착 방법으로 상기 콘택홀의 내부에만 선택적으로 텅스텐 질화 박막을 증착한다. 침식현상이 없으며 고온에서도 안정한 선택적 텅스텐 질화 박막을 형성할 수 있으며, 이를 이용하여 콘택저항을 감소시킬 수 있는 금속배선을 형성할 수 있다.

도면

도2

명세서

[발명의 명칭]

선택적 텅스텐 질화 박막 형성방법 및 이를 이용한 금속배선 방법

[도면의 간단한 설명]

제2도는 본 발명에 의한 선택적 텅스텐 질화 박막을 증착하기 위한 반응실의 단면도.

제3도 내지 제5B도는 본 발명의 제1 실시예에 의한 반도체장치의 금속배선 형성방법을 설명하기 위한 단면도들.

본 발명은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항1

절연막이 형성되어 있는 반도체기판에 콘택홀을 형성하는 단계; 및 화학기상증착 방법으로 상기 콘택홀의 내부에만 선택적으로 텅스텐 질화 박막을 증착하는 단계를 구비하는 것을 특징으로 하는 반도체장치의 제조방법.

청구항2

제1항에 있어서, 상기 콘택홀은 상기 절연막 및 상기 반도체기판의 소정깊이를 식각하여 트렌치 홀로 형성하는 것을 특징으로 하는 반도체장치의 제조방법.

#### 청구항3

제1항에 있어서 상기 절연막으로 실리콘산화막, 실리콘질화막, 또는 실리콘산화막이나 실리콘질화막에 습윤물을 첨가한 막을 사용하는 것을 특징으로 하는 반도체장치의 제조방법.

#### 청구항4

제1항에 있어서, 상기 반도체기판을 실리콘(Si), 알루미늄(Al), 텅스텐(W), 몰리브덴(Mo), 코발트(Co), 티타늄(Ti), 구리(Cu), 플라티늄(Pt) 등과 같은 순수 금속, 그들의 실리사이드 화합물, 및 그들의 합금으로 이루어진 군에서 선택된 어느 하나로 형성하는 것을 특징으로 하는 반도체장치의 제조방법.

#### 청구항5

제1항에 있어서, 상기 텅스텐 질화 박막은  $WF_6$ ,  $WOCl_6$  등 텅스텐 원소를 함유하고 있는 가스의 질소가 함유되어 있는 무기 또는 유기 계조합물을 사용하여 증착하는 것을 특징으로 하는 반도체장치의 제조방법.

#### 청구항6

제5항에 있어서, 상기 무기계 화합물로  $N_2$ ,  $NH_3$  등의 가스를 사용하고, 상기 유기계 화합물로 메틸-하이드라이진을 사용하는 것을 특징으로 하는 반도체장치의 제조방법.

#### 청구항7

제1항 또는 제5항에 있어서, 상기 텅스텐 질화 박막을 증착하는 과정에서, 화학반응 관철제로서  $H_2$ ,  $SiH_4$ ,  $SiHCl_3$ ,  $SiH_2Cl_2$ ,  $PH_3$  등을 사용하는 것을 특징으로 하는 반도체장치의 제조방법.

#### 청구항8

제1항에 있어서, 상기 텅스텐 질화 박막을 형성하는 단계 후, 인-시류 방법으로 상기 텅스텐 질화 박막 상에 선택적 금속 박막을 증착하여 금속배선을 형성하는 단계를 더 구비하는 것을 특징으로 하는 반도체장치의 제조방법.

#### 청구항9

제1항에 있어서, 상기 선택적 금속 박막은 알루미늄(Al), 텅스텐(W), 몰리브덴(Mo), 코발트(Co), 티타늄(Ti), 구리(Cu), 플라티늄(Pt) 등과 같은 순수 금속, 그들의 실리사이드 화합물, 및 그들의 합금으로 이루어진 군에서 선택된 어느 하나로 형성하는 것을 특징으로 하는 반도체장치의 제조방법.

#### 청구항10

반도체 기판 상에 절연막을 형성하는 단계; 상기 절연막을 식각하여 상기 반도체기판의 접합영역을 노출시키는 콘택홀을 형성하는 단계; 상기 콘택홀이 형성되어 있는 결과물 상에 텅스텐 화합물을 선택적 화학기상증착(CVD) 방법으로 증착함으로써 오믹층을 형성하는 단계; 인-시류 방법으로 상기 오믹층 상에 선택적 CVD텅스텐 질화 박막을 연속적으로 증착하여 장벽층을 형성하는 단계; 및 상기 장벽층 상에 금속 박막을 증착하여 금속배선을 형성하는 단계를 구비하는 것을 특징으로 하는 반도체장치의 금속배선 형성방법.

#### 청구항11

제10항에 있어서, 상기 텅스텐 화합물은 CVD텅스텐, 텅스텐 실리사이드, 및 텅스텐 질화물외 군에서 선택된 어느 하나를 사용하는 것을 특징으로 하는 반도체장치의 금속배선 형성방법.

#### 청구항12

제10항에 있어서, 상기 오믹층을 형성하는 단계는, 상기 콘택홀이 형성되어 있는 반도체기판 상에 장벽층으로 사용되는 텅스텐 질화 박막을 직접 증착하는 단계; 및 어닐링 처리로써 상기 텅스텐과 실리콘의 반응을 유도하여, 상기 텅스텐 질화 박막의 하부에 얇은 텅스텐 실리사이드막을 형성함으로써 오믹층을 형성하는 단계로 이루어진 것을 특징으로 하는 반도체장치의 금속배선 형성 방법.

#### 청구항13

제10항에 있어서, 상기 금속배선은 상기  $N^+$  접합영역과  $P^+$  접합영역 상에 동시에 형성하는 것을 특징으로 하는 반도체장치의 금속배선 형성 방법.

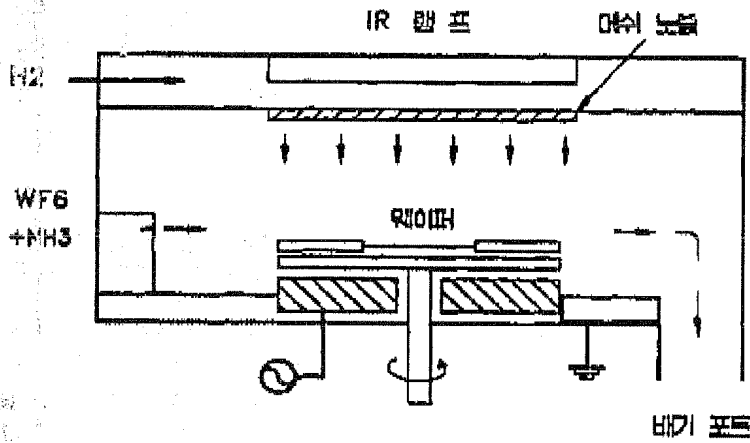
#### 청구항14

제10항에 있어서, 상기 금속박막은 상기 장벽층을 증착한 동일 챔버 내에서 인-시류로 연속적으로 증착하는 것을 특징으로 하는 반도체장치의 금속배선 형성 방법.

참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

면2

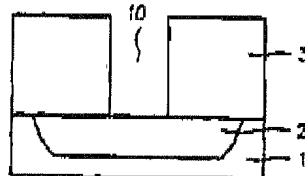


면5

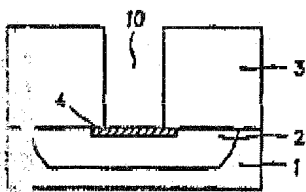
5A



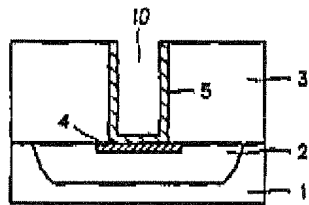
5B



5C



5D



5E

